

2015 年度 第 8 回 LSI テストセミナー

日時：2016 年 3 月 2 日（水）9 時～21 時 30 分

場所：電気ビル共創館 3 階カンファレンス D

〒810-0004 福岡市中央区渡辺通 2 丁目 1 番 82 号

TEL: 0120-222-084

9 時 00 分～9 時 20 分 受付・オープニング 温暁青（九州工業大）

9 時 20 分～9 時 55 分

論理パスとクロックパスを考慮した実速度スキャンテスト生成手法について

○李 富強，温 暁青，ホルスト シュテファン，宮瀬 紘平，梶原 誠司（九州工業大学）

9 時 55 分～10 時 30 分

ウェアテストによるバーインテスト及びファイナルテストフェール予測

○柚留木大地，大竹哲史（大分大学）

10 時 30 分～11 時 05 分

抵抗性オープン故障のテスト生成のための隣接信号線正当化の評価

○錦織誠，山崎紘史，細川利典，新井雅之（日本大），吉村正義（京都産業大）

11 時 05 分～11 時 40 分

暗号化回路に対する攻撃検知機能の検討

○神田 俊輔，吉村正義（京都産業大）

11 時 40 分～13 時 00 分

休憩

13 時 00 分～13 時 35 分

実速度スキャンテスト生成におけるキャプチャ電力安全性保証及びクロックストレッチ削減について

○浅田浩嗣 1，温暁青 1，宮瀬紘平 1，S.ホルスト 1，梶原誠司 1，M. A. コッテ 2，E. シュナイダー 2，H.-J. ワンダーリッヒ 2，銭軍 3

1: 九州工業大学

2: University of Stuttgart

3: Advanced Micro Devices, Inc.

13 時 35 分～14 時 10 分

遅延故障 BIST 高品質化のための LFSR シード生成法

○渡邊恭之介，大竹哲史（大分大学）

14 時 10 分～14 時 45 分

機能的時間展開モデル生成を考慮したテスト容易化バインディング法

○佐藤護、増田哲也、細川利典、西間木淳（日本大）、藤原秀雄（大阪学院大）

14 時 45 分～15 時 15 分

ハードウェアトロイ回路の検知回路に対する考察

○大山 浩平，吉村正義（京都産業大）

15 時 15 分～15 時 35 分

休憩

15 時 35 分～16 時 10 分

デジタル温度電圧モニタの実チップ評価について

○糸永卓矢，加藤隆明，三宅庸資，梶原誠司（九州工業大）

16 時 10 分～16 時 45 分

SAT ベース ATPG の改良について

○松永 裕介（九州大）

16 時 45 分～17 時 20 分

オンラインテストのためのパターン発生器に関する評価

○橋本 祥太郎，吉村正義（京都産業大）

17 時 20 分～17 時 40 分 諸連絡

17 時 40 分～18 時 休憩

18 時～21 時 30 分

LSI テストに関する討論